

## Analyse et optimisation d'architecture de plateforme d'émulation et prototypage basée sur le câblage modulaire

Chez Synopsys, nous sommes au cœur des innovations qui changent notre façon de vivre et de travailler : voitures autonomes, intelligence artificielle, solution de cloud, la 5G, l'internet des objets (IoT), etc. Ces avancées inaugurent l'ère du tout intelligent, et Synopsys est au cœur de tout cela en fournissant les technologies les plus avancées au monde allant de la conception de puces à la sécurité logicielle. Si vous partagez notre passion pour l'innovation, nous voulons vous rencontrer.

Vous trouverez plus d'information ici : <https://www.synopsys.com/verification/emulation.html>

Nous recherchons un ou une stagiaire, pour une durée de **6 mois** dans nos locaux à Wissous (91), au sud de Paris.

Vous rejoindrez le Groupe SDG (Solution Design Group) et intégrerez l'équipe R&D en charge du développement du logiciel de compilation qui se trouve au cœur de notre nouvelle génération d'émulateurs et de plateformes de prototypage utilisant des FPGAs.

Un des éléments clef de notre technologie est la performance finale du design du client fonctionnant sur nos plateformes, pour cela notre compilateur analyse et optimise le design.

Notre technologie d'émulation et de prototypage est basée sur un câblage modulable ; cela signifie qu'il est possible d'adapter notre réseau de routage en fonction des besoins du design client. Le câblage est l'une des étapes les plus importantes du flux de compilation. Il influence directement la fréquence de conception du client.

Nous souhaitons générer automatiquement une configuration de câble offrant les meilleures performances en termes de fréquence.

- Vous commencerez par analyser les méthodes existantes.
- Vous développerez et validerez l'heuristique idéale qui génère automatiquement la configuration de câble basée sur la conception.
- Vous comparerez les performances de différentes configurations de câblage générées.

La rémunération sera **de 1500 Euros Brut / mois**

**Mots clés : FPGA , C++, tcl, optimisation. emulateur.**

Vous êtes en dernière année de Master ou cycle Ingénieur et vous souhaitez mettre en pratique vos connaissances en informatique dans un environnement dynamique et innovant ?

Vous avez une bonne connaissance du C++, de la complexité des algorithmes, êtes familier de Linux (shell, scripts, ..) et avez un intérêt pour l'électronique ? Le travail dans une équipe à compétences multiples vous tente ?

Pour postuler, il vous suffit de nous contacter par mail ([zouha@synopsys.com](mailto:zouha@synopsys.com)), de joindre votre CV, et nous reviendrons vers vous rapidement.